



DATOS IDENTIFICATIVOS

Diseño e Fabricación de Circuitos Integrados

Materia	Diseño e Fabricación de Circuitos Integrados			
Código	V05M145V01243			
Titulación	Máster Universitario en Enxeñaría de Telecomunicación			
Descritores	Creditos ECTS	Sinale	Curso	Cuadrimestre
	5	OB	1	2c
Lingua de impartición	Castelán			
Departamento	Tecnoloxía electrónica			
Coordinador/a	Fariña Rodríguez, José			
Profesorado	Cao Paz, Ana María Fariña Rodríguez, José			
Correo-e	jfarina@uvigo.es			
Web				
Descrición xeral	(*)Los objetivos que se persiguen con esta asignatura son : 1) Conocer y comprender las metodologías de diseño de circuitos electrónicos integrados basados en tecnología CMOS. 2) Conocer las topologías básicas utilizadas en circuitos electrónicos analógicos. 3) Saber analizar y dimensionar los dispositivos que forman las topologías básicas los circuitos analógicos en tecnología CMOS. 4) Conocer y saber utilizar herramientas software de ayuda al diseño de circuitos integrados. 5) Saber especificar un circuito electrónico integrado para su fabricación en tecnología CMOS.			

Competencias de titulación

Código	
A4	CB4 Que os estudantes saiban comunicar as súas conclusións -e os coñecementos e razóns últimas que as sustentan- a públicos especializados e non especializados dun modo claro e sen ambigüidades.
A5	CB5 Que os estudantes posúan as habilidades de aprendizaxe que lles permitan continuar estudando dun modo que haberá de ser en boa medida autodirixido ou autónomo.
A13	CG8 Capacidade para a aplicación dos coñecementos adquiridos e resolver problemas en ámbitos novos ou pouco coñecidos dentro de contextos máis amplos e multidisciplinares, sendo capaces de integrar coñecementos.
A28	CE10 Capacidade para deseñar e fabricar circuitos integrados.

Competencias de materia

Resultados previstos na materia	Tipoloxía	Resultados de Formación e Aprendizaxe
(*)	saber	A4
(*)	saber facer	A5
(*)	saber facer	A13
(*)	saber facer	A28

Contidos

Tema	
(*)Tema 1: Introducción (1h)	(*)Introducción a la materia. Objetivos y planificación del curso. Conceptos básicos de diseño microelectrónico de circuitos integrados (CI).

(*)Tema 2: Secuencias de fabricación de CIs (1h)	(*)Introducción a la fabricación de CIs. Tecnología planar. Secuencia de fabricación de CIs en tecnología CMOS. Estructura de un transistor MOS. Ejemplo de fabricación: inversor CMOS. Patrón de máscaras (layout). Reglas tecnológicas de diseño. Metodologías y herramientas de ayuda al diseño.
(*)Tema 3. Estructura física de dispositivos básicos y estrategias de trazado (1h)	(*)Especificación de la estructura física de un transistor MOS. Especificación de la estructura física de una resistencia. Especificación de la estructura física de un condensador. Estrategias para la realización de transistores con elevada relación de aspecto. Estrategias para transistores apareados.
(*)Tema 4. Topologías básicas de Amplificador (2h)	(*)Topología en Fuente común. Topología en Drenador común. Topología en Puerta común. Topología Cascode. Amplificador Push_Pull. Ejemplos de diseño físico.
(*)Tema 5. Espejo de corriente (3h)	(*)Fuentes de corriente. Estructura básica de un espejo. Análisis de funcionamiento. Repuesta en frecuencia. Topología Cascode. Ejemplos de diseño físico.
(*)Tema 6. Par diferencial (3h)	(*)Estructura del Par Diferencial. Análisis en continua. Análisis en alterna. Especificaciones y diseño de la estructura física de un amplificador diferencial con topología autopolarizada. Relación de rechazo en modo común. Apareamiento de transistores. Limitaciones de slew rate. Ejemplos de diseño físico.
(*)Tema 7. Amplificador operacional (2h)	(*)Amplificador operacional con dos etapas. Parámetros de diseño. Amplificador de transconductancia (OTA). Ejemplos de diseño físico.
(*)Tema 8. Preparación para la fabricación (2h)	(*)Distribución de plano base. PAD y terminales. Formatos de especificación. Encapsulados.
(*)Práctica 1. Introducción a las herramientas de diseño de circuitos integrados (2h)	(*)Introducción a las herramientas de diseño de circuitos electrónicos analógicos integrados. Ejemplo sobre un espejo de corriente. Simulación eléctrica. Diseño, comprobación (DRC) y extracción del diseño físico.
(*)Práctica 2. Diseño de un par diferencial autopolarizado (2h)	(*)Especificación eléctrica. Caracterización de parámetros de funcionamiento DC. Caracterización de parámetros de funcionamiento AC.
(*)Práctica 3. Diseño de un par diferencial autopolarizado II (2h)	(*)Especificación física. Comprobación de reglas de diseño. Extracción del circuito. Comprobación de funcionamiento.
(*)Práctica 4. Diseño de un circuito amplificador de transconductancia (2h).	(*)Especificación eléctrica. Especificación física. Comprobación de funcionamiento.
(*)Práctica 5. Preparación para fabricación (2h).	(*)Para el circuito obtenido en la práctica 4 realizar los pasos necesarios para crear la información necesaria para enviar a fabricación el circuito.

Planificación

	Horas na aula	Horas fóra da aula	Horas totais
Sesión maxistral	14	28	42
Resolución de problemas e/ou exercicios	4	28	32
Prácticas de laboratorio	9	22.5	31.5
Probas de resposta curta	1	4	5
Resolución de problemas e/ou exercicios	1	5.5	6.5
Probas prácticas, de execución de tarefas reais e/ou simuladas.	1	7	8

*Os datos que aparecen na táboa de planificación son de carácter orientador, considerando a heteroxeneidade do alumnado.

Metodoloxía docente

	Descrición
Sesión maxistral	(*)Consistirán en una exposición por parte del profesor de aspectos relevantes de la materia, relacionados con contenidos acerca de los cuales el alumno debe haber realizado un trabajo preparatorio previo. El objetivo es fomentar la participación activa de los alumnos, que podrán realizar preguntas o exponer dudas durante la sesión. Para una mejor comprensión de determinados contenidos, se expondrán ejemplos prácticos o se analizarán casos de estudio. En esta metodología se trabaja la competencia CB5 y CE10
Resolución de problemas e/ou exercicios	(*)Se establecerán grupos de trabajo que llevarán a cabo el diseño y comprobación de un circuito compuesto por componentes pasivos y dispositivos activos. Se dispondrá de grupos pequeños (C), que permitirán realizar un seguimiento del desarrollo de los proyectos. Se realizará un control de asistencia. Las actividades a desarrollar en los grupos C son: - Debate acerca de posibles soluciones y alternativas de diseño. - Análisis y seguimiento de la solución propuesta para el proyecto. - Memoria con la presentación y el análisis de los resultados obtenidos. - Presentación y debate de resultados En esta metodología se trabaja la competencia CB4, CB5, CG8 y la CE10

Prácticas de laboratorio (*)Los alumnos se organizarán en grupos de dos personas. Trabajarán con una herramienta de diseño de circuitos integrados, mediante la cual llevarán a cabo la definición de un circuito electrónico tanto a nivel eléctrico como físico, la comprobación del cumplimiento de especificaciones y la preparación del diseño para el envío a fabricación. Se realizará un control de asistencia y aprovechamiento de la sesión.
En esta metodología se trabaja la competencia CB5, CG8 y la CE10

Atención personalizada

Metodologías	Descripción
Sesión magistral	
Prácticas de laboratorio	
Resolución de problemas e/ou ejercicios	

Avaliación

	Descripción	Cualificación
Resolución de problemas e/ou ejercicios		0
Prácticas de laboratorio		0
Probas de resposta curta	(*)Como parte de la evaluación continua, se realizará a mediados de curso una prueba individual escrita, de 30 minutos, durante una de las sesiones magistrales. Esta prueba supondrá un 10% de la calificación final. Su realización marca el límite temporal para que los alumnos opten o no por evaluación continua. Todos aquellos que la realicen se entenderá que optan por evaluación continua. Los restantes deberán indicar explícitamente su opción, entendiéndose la falta de notificación como renuncia a evaluación continua. En la fecha del examen final se realizará otra prueba individual escrita de este tipo, de 1 hora de duración, obligatoria en su totalidad para alumnos que no opten por evaluación continua. Para alumnos en evaluación continua, la primera parte de la prueba será voluntaria, ya que los contenidos corresponderán a los de la primera prueba realizada. A los alumnos que se presenten voluntariamente se les sustituirá la calificación de la primera prueba por la que obtengan en ésta parte. La segunda parte de la prueba es obligatoria para todos los alumnos. Cada una de las partes supondrá un 10% de la calificación final. Para superar la asignatura será necesario obtener al menos una calificación de 4 sobre 10 en cada una de las partes de la prueba final (o en la prueba intermedia, cuando proceda). En esta prueba se evalúan las competencias CE10 y CB4.	20
Resolución de problemas e/ou ejercicios	(*)Como parte de la evaluación continua, se realizará a mediados de curso una prueba individual escrita, de 30 minutos, durante una de las sesiones magistrales. Esta prueba supondrá un 10% de la calificación final. En la fecha del examen final se realizará otra prueba individual escrita de este tipo, de 1 hora de duración, obligatoria en su totalidad para alumnos que no opten por evaluación continua. Para alumnos en evaluación continua, la primera parte de la prueba será voluntaria, ya que los contenidos corresponderán a los de la primera prueba realizada. A los alumnos que se presenten voluntariamente se les sustituirá la calificación de la primera prueba por la que obtengan en ésta parte. La segunda parte de la prueba es obligatoria para todos los alumnos. Cada una de las partes supondrá un 10% de la calificación final. Para superar la asignatura será necesario obtener al menos una calificación de 4 sobre 10 en cada una de las partes de la prueba final (o en la prueba intermedia, cuando proceda). En esta prueba se evalúan las competencias CE10, CB4 y CG8.	20
Probas prácticas, de execución de tarefas reais e/ou simuladas.		0

Outros comentarios sobre a Avaliación

Bibliografía. Fontes de información

Behzad Razavi, **Design of Analog CMOS Integrated Circuits**, McGraw Hill,
Paul R. Gray, Paul J. Hurst, Stephen H. Lewis, Robert G. Meyer, **Analysis and Design of Analog Integrated Circuits**, John Wiley & Sons,
R. Jacob Baker, **CMOS Circuits desing, Layout and Simulation**, John Wiley & Sons,
J. Franca, Y. Tsividis, **Design of analog VLSI circuits for telecommunications and signal processing**, Prentice Hall,

